

引用例 1 の写し

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁷ H01P 1/32	(11) 공개번호 (43) 공개일자	특2001-0062517 2001년 07월 07일
(21) 출원번호	10-2000-0077427	
(22) 출원일자	2000년 12월 16일	
(30) 우선권 주장	11-357221 1999년 12월 16일 일본(JP)	
(71) 출원인	가부시키가이샤 무라타 세이사쿠쇼 무라타 야스타카	
(72) 발명자	일본국 교토후 나가오카교시 덴진 2초메 26방 10고 조도다카히로	
(74) 대리인	일본국 교토후 나가오카교시 덴진 2초메 26방 10고 가부시키가이샤 무라타 세이사쿠쇼 윤동열, 이선희	

심사청구 : 있음

(54) 비가역 회로장치 및 이를 포함하고 있는 통신장치

요약

본 발명은 고온이 가해지더라도 일정하게 안정하고 확실한 접속을 유지할 수 있는 양호한 특성을 가지고 있는 비가역 회로장치, 및 이 비가역 회로장치를 포함하고 있는 통신장치를 제공한다. 이 비가역 회로장치는 저가이면서 소형으로 구성될 수 있고, 소정의 주파수 대역에서 큰 감쇠량을 얻을 수 있다. 이 비가역 회로장치에서, 상부 요크와 하부 요크는 접속되고, 자성 조립체의 바닥 접지부는 하부 요크에 접속되어 있다. 부가하여, 제 1 및 제 2 중심도체의 각 포트, 제 1 및 제 2 커패시터의 한쪽 전극 및 입출력 단자는 서로 접속되고, 제 3 중심도체의 포트, 제 3 커패시터의 한쪽 전극 및 중단 저항의 한쪽 전극도 서로 접속되어 있다. 아울러, 제 1 내지 제 3 커패시터의 플드측 전극, 중단 저항의 플드측 전극 및 접지 단자도 서로 접속되어 있다. 도전성 접착제는 이를 접속을 위해 도포된다.

도표도

도 1

색인어

비가역 회로장치, 통신장치, 요크, 영구자석, 중심도체, 정합 커패시터, 도전성 접착제, 수지 접착제, 자성 조립체

명세서

도면의 간단한 설명

- 도 1은 본 발명의 제 1 실시형태에 따른 마이슬레이터의 분해 사시도이다.
- 도 2는 마이슬레이터의 상부 요크와 영구자석을 제거한 상태에서의 평면도이다.
- 도 3은 마이슬레이터의 하부 요크 상에 도전성 접착제의 도포 위치를 도시하는 평면도이다.
- 도 4는 마이슬레이터의 수지 케이스 상에 도전성 접착제의 도포 위치를 도시하는 평면도이다.
- 도 5는 마이슬레이터의 커패시터와 중단 저항 상에 도전성 접착제의 도포 위치를 도시하는 평면도이다.
- 도 6은 마이슬레이터의 상부 요크의 측면 상에 도전성 접착제의 도포 위치를 도시하는 평면도이다.
- 도 7은 본 발명의 제 2 실시형태에 따른 통신장치의 블록 선도이다.

<도면의 부호에 대한 간단한 설명>

- 2 ... 상부 요크
- 3 ... 영구자석
- 5 ... 자성 조립체
- 7 ... 수지 케이스
- 8 ... 하부 요크
- 9 ... 도전성 접착제
- 51~53 ... 중심도체
- 55 ... 자성체
- 71, 72 ... 입출력 단자
- 73 ... 접지 단자
- C1~C3 ... 커패시터
- R ... 중단 저항

P2~P3 ... 포트

발명의 상세한 설명**발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 마이크로파 대역 등의 고주파 대역에서 사용하는, 예를 들어 아이솔레이터(isolator), 서큘레이터(circulator) 등의 비가역 회로장치, 및 이 비가역 회로장치를 포함하고 있는 통신장치에 관한 것이다.

비가역 회로장치로서, 예를 들어 집중 정수형(lumped-constant-type) 아이솔레이터와 서큘레이터 등은 신호의 전송 방향으로는 감쇠량이 대폭 감소하고, 그 반대 방향으로는 감쇠량이 대폭 증가하는 특성을 가지고 있다. 따라서, 비가역 회로장치를 포함하고 있는 이동 전화 등의 통신장치는 이러한 특성을 사용한다.

상술한 비가역 회로장치에서, 예를 들어, 자성체 금속으로 형성된 상부 요크(yoke)와 하부 요크로 구성되는 자기 폐회로 내에는, 영구자석, 자성체(페라이트)에 배치되는 3개의 중심도체를 가지고 있는 자성 조립체, 및 내부에 자성 조립체, 정합 커패시터 및 입출력 단자와 접지 단자 등의 외부 접속 단자를 수납하고 있는 수지 케이스가 배치되어 있다. 3개의 중심도체의 포트(port)를 입출력 단자로서 사용할 때에, 비가역 회로장치는 서큘레이터로서의 기능이 있다. 3개의 중심도체들 중의 1개의 중심도체의 포트에 종단 저항을 접속시킬 때에, 비가역 회로장치는 아이솔레이터로서의 기능이 있다.

종래, 이런 종류의 비가역 회로장치를 구성하는 각 부재들간에 전기적, 기계적인 접속에 관해서, 각 부재들간의 상호 접속부 또는 접속면은 솔더(solder)에 의해 접속, 접합된다. 예를 들어, 상부 요크와 하부 요크가 접속되고, 각 중심도체의 포트가 입출력 단자 또는 커패시터의 한쪽 전극(hot-side electrode)과 접속되며, 접지 단자가 커패시터의 콜드측 전극(cold-side electrode)과 접속될 때에, 각 구성부재들의 접속부에 페이스트 솔더(paste solder)를 도포한 후에, 고온 분위기 중에서 리플로우 솔더링(reflow soldering) 공정이 실시된다.

최근에, 환경 문제에 관한 관심의 증대로, 전자 부품의 제조 공정에서 납을 사용하지 않는 공정이 진행되고 있다. 그 결과, 지금은 납을 함유하지 않고 대략 220.의 온도에서 용해되는 솔더가 전자 부품의 실장에 사용되고 있다. 비가역 회로장치가 기판 상에 용접이 대략 220.가 되는 솔더에 의해 실장되는 경우, 리플로우 온도는 240.~260.의 범위에 있다. 각 접속부를 솔더에 의해 접속, 접합시키는 종래의 비가역 회로장치에서는, 리플로우 온도에서 장치의 내부에 도포된 솔더가 재용해된다. 그 결과, 접속부들간의 접속 및 접합이 불안정하다. 예를 들어, 커패시터의 한쪽 전극과 콜드측 전극이 재용해된 솔더에 의해 접속될 수 있고, 이에 의해 커패시터의 양쪽 전극이 단락될 수 있다. 부가하여, 솔더의 재용해에 의해 접속부가 분리되고, 개방(open circuit)에 의해 접속 불량 발생 가능성이 있다. 아울러, 상부 요크의 위치가 하부 요크의 위치로부터 벗어날 때에, 자성 조립체에 인가된 자계가 변화하고, 이에 의해 전기적 특성의 악화를 초래한다.

비가역 회로장치에서 접속부의 접속에 용점이 220. 이상인 고온 솔더를 사용하는 경우에도, 리플로우 온도가 고온일 때에는, 솔더의 용해는 불가피하다. 따라서, 상기 종래의 비가역 회로장치에서는 접속부들의 충분한 접속의 신뢰성을 유지할 수 없다는 문제점이 있다. 또한, 최근에 납을 사용하지 않는 경향으로부터, 비가역 회로장치의 접속부에 솔더를 사용하지 않는 것이 강하게 요구되고 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 고온에서도 안정하고 확실한 접속을 유지할 수 있고, 특성이 양호한 비가역 회로장치를 제공하는 것이다. 또한, 본 발명의 다른 목적은 이런 비가역 회로장치를 포함하고 있는 통신장치를 제공하는 것이다.

발명의 구성 및 작용

상술한 목적을 달성하기 위해서, 본 발명은, 영구자석 및 복수개의 중심도체를 포함하고 있는 자성체를 구비하고 있는 요크; 상기 중심도체들의 각 한쪽 단부의 포트와 접지 사이에서 접속되는 정합 커패시터; 및 상기 중심도체들의 각 다른쪽 단부에 접속되는 접지를 포함하고 있는 비가역 회로장치를 제공한다. 이 비가역 회로장치에서, 비가역 회로장치를 구성하는 부재들을 서로 접속시키는 데에 도전성 접착제를 도포한다. 다시 말해, 전기적 접속이 필요한 적어도 1개의 접속부 또는 모든 접속부들은 도전성 접착제에 의해 접속된다.

상술한 구성에서, 비가역 회로장치를 구성하는 부재들은 도전성 접착제에 의해 접속된다. 이 도전성 접착제는 실장을 위한 리플로우 솔더링 공정시에 고온에서 용해되지 않는다. 따라서, 개방에 의한 단락 또는 접속 불량이 발생하지 않는다. 부가하여, 상부 요크와 하부 요크 사이에서의 위치 이탈(positional deviation)이 감소한다. 그 결과, 요크를 사이에서의 위치 이탈에 기인하는 바이어스(bias) 자계의 변동을 방지할 수 있다. 상부 요크와 하부 요크가 도전성 접착제에 의해 접속될 때에, 도전성이 없는 수지 접착제에 의한 접속과 비교하여, 보다 적합한 자기 회로를 형성할 수 있다.

또한, 도전성 접착제는 대략 100.~150.의 범위의 고온에서 경화되므로, 솔더를 사용하는 종래 기술과 비교하여, 비가역 회로장치의 조립시에 가해지는 열 응력(heat stress)이 대폭 저하된다. 그 결과, 열 응력에 의한 특성의 악화를 방지할 수 있다.

그러므로, 고온이 가해지는 경우에 발생하는 접속 불량이 대폭 감소하고, 이에 의해 접속의 신뢰성이 향

상되며, 전기적 특성의 악화를 방지할 수 있는 결과를 얻게 된다. 아울러, 도전성 접착제를 사용함으로써, 솔더에 의해 접속되는 부품의 수를 줄일 수 있고, 또는 솔더가 필요없게 된다. 따라서, 납을 함유하지 않은 비가역 회로장치를 얻을 수 있다.

사용되는 도전성 접착제는 수지 접착제와 도전성 금속 분말과의 혼합물이어도 된다. 그러나, 도전성 접착제에 포함되는 금속 재료로서는, 높은 도전율과 양호한 전기적 특성을 가지고 있는 은(Ag) 및 금(Au) 중의 하나를 사용하는 것이 바람직하다.

고온에 의한 수지 접착제의 연화(softening)에 의해 발생하는 구성 부재들간의 위치 이탈을 줄이기 위해서, 우수한 내열성을 가지고 있는 수지 접착제를 사용한다. 예를 들어, 수지 접착제는 경화 후에 200. 이상의 내열 온도를 가지고 있다. 또한, 경화 후에 240. 이상의 내열 온도를 가지고 있는 수지 접착제를 사용하는 경우에는, 납을 함유하지 않은 솔더에 의해 실시되는 리플로우 솔더링 공정에서 고온이 가해지더라도, 접속부에서의 위치 이탈을 방지할 수 있고, 그 결과 보다 안정하고 확실한 접속을 유지할 수 있다.

부가하여, 본 발명은 상술한 비가역 회로장치를 포함하고 있는 통신장치를 제공한다. 상술한 비가역 회로장치를 포함함으로써, 높은 신뢰성과 우수한 특성을 가지고 있는 통신장치를 얻을 수 있다.

도 1 내지 도 6을 참조하여, 본 발명의 제 1 실시형태에 따른 마이슬레이터를 기술할 것이다. 도 1은 마이슬레이터의 분해 사시도이고, 도 2는 마이슬레이터의 상부 요크와 영구자석을 제거한 상태에서의 평면도이며, 도 3 내지 도 6은 각 구성 부재에서 도전성 접착제의 도포 위치를 도시하는 평면도이다.

도 1 및 도 2에 도시된 바와 같이, 본 발명의 제 1 실시형태에 따른 마이슬레이터에서, 연철(soft iron) 등의 자성체 금속으로 형성된 상자 형상의 상부 요크(2)의 내면에는 디스크 형상의 영구자석(3)이 배치되어 있다. 상부 요크(2)와 상부 요크와 동일한 자성체 금속으로 형성된 대략 U자 형상의 하부 요크(8)은 자기 폐회로를 형성한다. 하부 요크(8)의 내부의 바닥면(8a) 상에는 수지 케이스(7)가 배치되어 있다. 수지 케이스(7)의 내부에는, 자성 조립체(5), 정합 커패시터(C1, C2, C3), 및 종단 저항(R)이 배치되어 있고, 자성 조립체(5)에 영구자석(3)에 의해 직류 자계를 인가한다. 외부 케이스로서의 기능에 있는 상부 요크(2)와 하부 요크(8)은 도전성 접착제에 의해 서로 접합되어, 전기적, 기계적으로 서로 접속된다.

자성 조립체(5)에는, 디스크 형상의 자성체(55)의 하면에 3개의 중심도체(51, 52, 53)가 공통 접지부와 접촉하고 있다. 자성체(55)의 상면에는, 3개의 중심도체(51~53)가 절연 시트(도시되지 않음)를 사이에 두고 서로 120.의 각도로 구부러져 있다. 중심도체(51~53)의 선단부의 포트(P1, P2, P3)는 바깥쪽으로 돌출되어 있다. 중심도체(51~53)는, 예를 들어, 구리판 등의 금속 도전체판을 펀칭(punching) 가공함으로써 형성된다. 중심도체(51~53)는 중심도체의 공통 접지단자로서 원형의 접지부를 가지고 있으며, 이들 접지부로부터 소정의 각도(120.)로 바깥쪽으로 돌출되어 있다.

수지 케이스(7)는 내열성과 절연성의 특성을 가지고 있는 수지로 형성된다. 수지 케이스(7)는 직사각-프레임(rectangular-frame) 형상의 측벽(7a)에 바닥면(7b)을 일체화시킴으로써 형성된다. 입출력 단자(71, 72) 및 접지 단자(73)는, 이들 단자들(71, 72, 73)의 각 일부가 수지 내에 매립되도록 배치된다. 바닥면(7b)의 대략 중앙에는 삽입홀(insertion hole) (7c)가 형성되고, 삽입홀(7c)의 내부에는 자성 조립체(5)가 삽입된다. 바닥면(7b)의 삽입홀(7c)의 외주 외측에는, 3개의 커패시터를 수납하는 오목부 및 저항을 수납하는 오목부가 형성된다. 이들 오목부에는, 칩 형상의 정합 커패시터(C1~C3) 및 칩 형상의 종단 저항(R)이 배치되어 있다. 커패시터(C1~C3)는 유전체 기판의 상면 및 하면에 배치된 전극에 의해 형성된 단일판형 커패시터이다.

외부 접속용 단자로서의 입출력 단자(71, 72) 및 접지 단자(73)는 금속 도전체판을 소정의 형상으로 펀칭 가공함으로써 구부러지도록 형성된다. 이들 단자들의 중간부는 수지 내에 삽입-성형되어 매립된다. 각 단자의 한쪽 단부에서의 외부 접속부는 바닥면(7b)과 측벽(7a)의 외면에 노출되어 있다. 입출력 단자(71, 72)의 다른쪽 단부는 바닥면(7b)의 내면에 노출되어 있다. 접지 단자(73)의 다른쪽 단부는 커패시터 수납 오목부와 저항 수납 오목부의 내부 바닥면에 노출되어 있다.

자성 조립체(5)의 하면 상의 각 중심도체(51~53)의 공통 접지부는 하부 요크(8)의 바닥면(8a)에 도전성 접착제(9)에 의해 접속되어 있다. 입출력측의 중심도체(51, 52)의 포트(P1, P2)는 커패시터(C1, C2)의 상면 전극(한쪽 전극) 및 입출력 단자(71, 72)의 바닥면(7b)의 내부에 노출된 부분에 도전성 접착제(9)에 의해 접속되어 있다. 중심도체(53)의 포트(P3)는 커패시터(C3)의 상면 전극(한쪽 전극) 및 종단 저항(R)의 한쪽 단부측 전극(한쪽 전극)에 도전성 접착제(9)에 의해 접속되어 있다. 커패시터(C1~C3)의 하면 전극(플드측 전극) 및 종단 저항(R)의 다른쪽 단부측 전극(플드측 전극)은 커패시터 수납 오목부와 저항 수납 오목부의 내부 바닥면에 노출된 접지 단자(73)의 일부에 도전성 접착제(9)에 의해 접속되어 있다.

마이슬레이터는 다음과 같이 조립된다. 먼저, 도 3에 도시된 바와 같이, 하부 요크(8)의 바닥면(8a)의 4곳에 도전성 접착제(9)를 도포한다. 도 3에서, 대략 중앙에 위치된 도전성 접착제(9)는 중심도체(51~53)의 공통 접지부에 접속되어 있다. 남은 3곳에 도포된 도전성 접착제(9)는 수지 케이스(7)의 하면의 접지 단자(73)에 접속되어 있다.

다음으로, 도 4에 도시된 바와 같이, 수지 케이스(7)는 하부 요크(8)에 실장된다. 그 다음에, 도전성 접착제(9)는 수지 케이스(7)의 내면에 노출된 입출력 단자(71, 72), 및 커패시터 수납 오목부와 저항 수납 오목부의 내부에 노출된 접지 단자(73)의 일부에 각각 도포된다. 도 4에서, 입출력 단자(71, 72)에 도포된 도전성 접착제(9)는 중심도체(51, 52)의 포트(P1, P2)에 접속되어 있다. 접지 단자(73)에 도포된 도전성 접착제(9)는 커패시터(C1~C3)의 플드측 전극 및 종단 저항(R)의 플드측 전극에 각각 접속되어 있다.

도 5에 도시된 바와 같이, 커패시터(C1~C3)는 수지 케이스(7)의 내부에서 커패시터 수납 오목부에 배치

되어 있고, 중단 저항(R)은 저항 수납 오목부에 배치되어 있다. 도전성 접착제(9)는 커패시터(C1~C3)의 한쪽 전극 및 중단 저항(R)의 한쪽 전극에 각각 도포된다. 도 5에서, 커패시터(C1~C3)에 도포된 도전성 접착제(9)는 중심도체(51~53)의 포트(P1~P3)에 접속되어 있다. 중단 저항(R)에 도포된 도전성 접착제(9)는 중심도체(53)의 포트(P3)에 접속되어 있다.

다음으로, 자성 조립체(5)는 도 2에 도시된 바와 같이 수지 케이스(7)에 배치된다. 그 다음에 영구자석(3)은 자성 조립체(5)에 배치되고, 도 6에 도시된 바와 같이 도전성 접착제(9)는 상부 요크(2)의 2개의 측벽에 도포된다. 상부 요크(2)의 도전성 접착제(9)가 도포된 측벽들은 하부 요크(8)의 측벽과 일치하도록 배치된다.

본 발명은, 도전성 접착제(9)의 도포 형상, 도포되는 부분의 수, 도포 위치가 도 3 내지 도 6에 도시된 것으로만 한정되지 않는다. 예를 들어, 도 4에서, 각 커패시터 수납 오목부의 복수개의 부분에 도전성 접착제(9)를 도포하여도 된다. 또한, 도전성 접착제(9)를 벨트-형상으로 도포하여도 된다. 부가하여, 도 3 내지 도 6에 도시된 것과는 반대로, 다른쪽 부재의 접속부에 도전성 접착제(9)를 도포하여도 되고, 또는 양쪽 부재 모두에 도포하여도 된다.

상술한 바와 같이 각 부재를 순차적으로 배치한 후에, 가압하고, 오븐(oven) 등의 배치식(batch-type) 노(furnace) 또는 벨트식(belt-type) 노에서 100℃~150℃의 온도 범위에서 대략 10~20분 정도 가열한 다음에, 도전성 접착제(9)를 경화시킨다.

상기 각 부재들을 배치할 때에, 조립용 지그(jig)를 사용한다. 도전성 접착제(9)는 디스펜서(dispenser) 등에 의해 도포된다. 도전성 접착제(9)는 내열성이 높은 에폭시계 수지 접착제에 은 또는 금의 금속 분말을 중량비 80%~90%로 혼합한 혼합물로, 경화 후의 열은 도전성 접착제(9)의 내열 온도는 250℃(대략 10분) 및 300℃(대략 30초) 이다.

수지 접착제로서는, 아크릴 수지, 우레탄 수지 또는 실리콘 수지 등의 다른 수지 접착제를 사용하여도 된다. 본 발명은 접합 강도가 우수하고, 내열성이 높은 에폭시계 수지 접착제를 채택한다. 부가하여, 혼합되는 도전성 재료(금속 분말)는 은과 금으로만 한정되지 않는다. Pt 또는 Sn 등의 다른 도전성 재료를 사용하여도 된다. 이들 복수개의 도전성 재료들을 혼합하여도 된다. 본 발명은, 도전율이 높고 전기적 특성이 비교적 안정한 은 또는 금을 사용한다.

상술한 바와 같이, 본 실시형태에서는, 각 구성부재들이 도전성 접착제(9)에 의해 접속 결합되며, 서로 전기적, 기계적으로 접속된다. 도전성 접착제(9)는, 실장을 위한 리플로우 솔더링 공정에서 고온이 가해지더라도, 솔더와는 다르게 재용해되지 않는다. 따라서, 개방에 의한 단락 또는 접속 불량 발생하지 않는다. 부가하여, 상부 요크와 하부 요크 사이에서의 위치 이탈이 감소한다. 또한, 도전성 접착제는 대략 100.~150.의 온도 범위에서 경화될 수 있으므로, 솔더를 사용하는 종래 기술과 비교하여, 비가역 회로장치의 조립시에 가해지는 열 응력을 대폭 저하시킬 수 있다. 그 결과, 열 응력에 의한 특성의 악화를 방지할 수 있다. 아울러, 솔더를 사용하지 않으므로, 비가역 회로장치가 납을 함유하고 있지 않다.

상기 실시형태의 구성에서, 포트(P3)에 중단 저항(R)을 접속시키지 않고 서클레이터를 구성하는 경우에도, 본 발명을 또한 적용할 수 있다. 부가하여, 정합 회로의 소자로서 커패시터만이 접속된다고 기술되어 있지만, 정합용 커패시터에 인덕터와 저항을 부가하는 구성, 또는 필터용 회로 소자를 부가하는 구성을 가지고 있는 비가역 회로장치에도 본 발명을 적용할 수 있다. 따라서, 유사하게, 이들 경우에도, 각각의 부품은 도전성 접착제에 의해 접속된다.

또한, 본 발명에 따른 비가역 회로장치는 상술한 제 1 실시형태로만 제한되지 않는다. 중심도체가 유전체 또는 자성체의 표면 또는 내부에 배치된 전극막으로 형성되는 구성을 사용하는 것이 가능하다.

다음으로, 도 7은 본 발명의 제 2 실시형태에 따른 통신장치의 구성을 도시한다. 이 통신장치에서, 안테나(ANT)는 송신 필터(TX) 및 수신 필터(RX)로 구성된 듀플렉서(DPX)의 안테나 단자에 접속되고, 마이슬레이터(ISD)는 송신 필터(TX)의 입력단자와 송신 회로와의 사이에 접속되며, 수신 회로는 수신 필터(RX)의 출력단자에 접속된다. 송신 회로로부터 송신된 신호는 마이슬레이터(ISD)를 통과하여, 송신 필터(TX)를 거쳐서 안테나(ANT)에 전송된다. 안테나(ANT)에 수신된 신호는 수신 필터(RX)를 거쳐서 수신 회로에 입력된다.

이 경우에, 상술한 실시형태의 마이슬레이터를 마이슬레이터(ISD)로서 사용할 수 있다. 본 발명에 따른 비가역 회로장치를 사용함으로써, 바람직한 특성을 가지고 있는 신뢰성이 높은 통신장치를 얻을 수 있다.

발명의 효과

이제까지 상술한 바와 같이, 본 발명에 따른 비가역 회로장치에서, 구성부재들은 도전성 접착제에 의해 서로 접속된다. 따라서, 도전성 접착제가 실장을 위한 리플로우 솔더링 공정시에 고온이 가해지더라도, 용해되지 않으므로, 개방에 의한 단락 또는 접속 불량 발생하지 않는다. 부가하여, 상부 요크와 하부 요크 사이에서의 위치 이탈을 감소시킬 수 있고, 비가역 회로장치의 조립시에 가해지는 열 응력도 대폭 저하시킬 수 있다. 따라서, 접속 불량을 대폭 저하시킬 수 있고, 이에 의해 접속의 신뢰성을 향상시킬 수 있으며, 전기적 특성의 악화를 방지할 수 있다. 아울러, 납을 함유하지 않는 비가역 회로장치를 제조할 수 있다.

또한, 본 발명에 따른 비가역 회로장치의 사용으로, 양호한 특성을 가지고 있는 신뢰성이 높은 통신장치를 얻을 수 있다.

이제까지 본 발명의 바람직한 실시형태들만을 기술하였지만, 당업자들은 본 발명이 본 발명의 범위를 벗어남이 없는 범위내에서 다양한 변형 및 변화가 가능하다는 것을 이해할 것이다. 따라서, 본 발명의 범위는 하기에 청구되는 특허청구범위에 의해서만 결정된다.

(57) 청구의 범위

청구항 1. 영구자석 및 복수개의 중심도체를 포함하고 있는 자성체를 구비하고 있는 요크(yoke);

상기 중심도체의 각 포트와 접지 사이에서 접속되는 커패시터; 및

상기 중심도체의 각 접지부에 접속되는 접지를 포함하고 있는 비가역 회로장치로서,

비가역 회로장치를 구성하는 부재들을 서로 접속시키는 적어도 1개의 접속부에 도전성 접착제를 도포하는 것을 특징으로 하는 비가역 회로장치.

청구항 2. 제 1 항에 있어서, 상기 요크는 복수개의 요크 부재로 구성되고, 상기 복수개의 요크 부재는 상기 도전성 접착제에 의해 서로 접속되는 것을 특징으로 하는 비가역 회로장치.

청구항 3. 제 1 항에 있어서, 상기 중심도체의 포트와 상기 커패시터의 한쪽 전극, 상기 중심도체의 접지부와 요크, 상기 커패시터의 콜드측 전극과 접지 단자, 및 상기 접지 단자와 상기 요크에, 상기 도전성 접착제를 각각 도포하여 접속시키는 것을 특징으로 하는 비가역 회로장치.

청구항 4. 제 1 항에 있어서, 상기 중심도체의 각 포트는 상기 포트에 대응하는 입출력 단자에 상기 도전성 접착제에 의해 접속되는 것을 특징으로 하는 비가역 회로장치.

청구항 5. 제 1 항에 있어서, 상기 복수개의 중심도체를 중의 1개의 중심도체의 포트는 상기 도전성 접착제에 의해 종단 저항에 접속되고, 상기 중심도체의 포트는 상기 도전성 접착제에 의해 상기 종단 저항의 한쪽 전극에 접속되며, 상기 종단 저항의 콜드측 전극은 상기 도전성 접착제에 의해 접지 단자에 접속되는 것을 특징으로 하는 비가역 회로장치.

청구항 6. 제 1 항에 있어서, 상기 입출력 단자와 상기 접지 단자는 수지 케이스에 매립되고, 상기 수지 케이스 내에는 상기 자성체, 상기 중심도체 및 상기 커패시터가 수납되는 것을 특징으로 하는 비가역 회로장치.

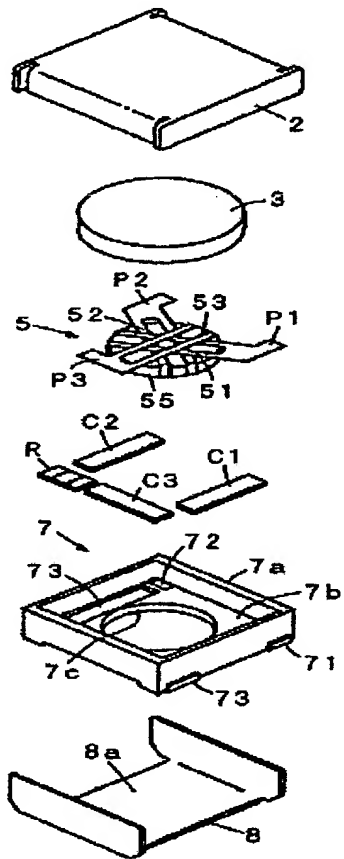
청구항 7. 제 1 항에 있어서, 상기 도전성 접착제에 포함되는 도전 재료는 은(Ag) 및 금(Au) 중의 하나가 되는 것을 특징으로 하는 비가역 회로장치.

청구항 8. 제 1 항에 있어서, 상기 도전성 접착제는 200. 이상의 내열 온도를 가지고 있는 것을 특징으로 하는 비가역 회로장치.

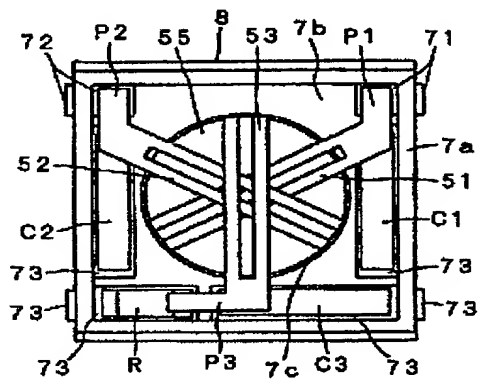
청구항 9. 제 1항에 기재된 비가역 회로장치를 포함하고 있는 것을 특징으로 하는 통신장치.

도면

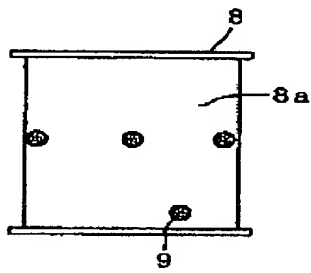
도면1



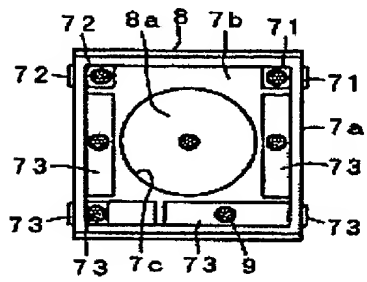
도면2



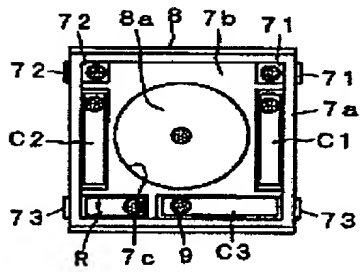
도면3



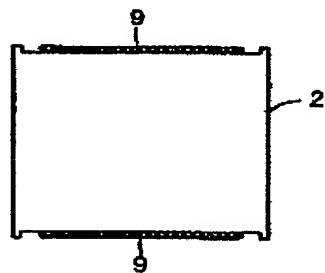
도면4



도면5



도면6



도 7

